

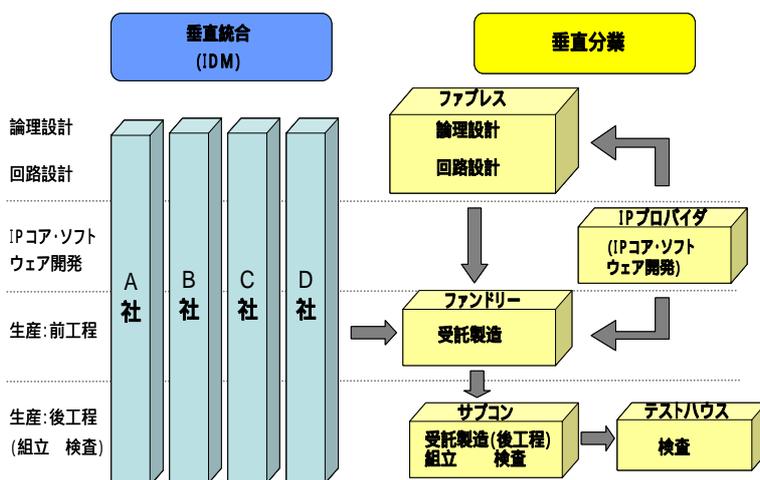
ファンドリーとファブレスの連携強化によりSoC*ビジネスへの 対応を目指す台湾半導体産業

1. 垂直分業型ビジネスモデルにより発展する台湾半導体産業

- 台湾は、パソコンや周辺機器等の世界的な生産拠点であり、このサプライチェーンの存在が多くの中小企業に成長の機会をもたらしてきた。
- 台湾の半導体産業は、中小企業の連携による垂直分業のシナジー効果により発展を遂げ、日本や韓国などに多い垂直統合型(IDM)とは異なる、独自のビジネスモデルを構築している。
- 垂直分業型のビジネスフロー
 - (1) ユーザーが半導体の開発をファブレスに依頼
 - (2) ファブレスは、自社開発IP、顧客保有IP、IPプロバイダーのIPを組み合わせ、チップを設計・開発
 - (3) ファンドリーに設計データを渡して製造を委託。後工程の組立とテストはアウトソースも活用。
- 台湾ではファンドリー、組立やテストの受託メーカーに加えて、このところファブレスの設計メーカーが急成長。
- 国内外の主要半導体メーカーで高い収益力を有するのは、トップグループの大規模IDM、ファンドリー、ファブレス、IPプロバイダーの4つのカテゴリーに限られる。

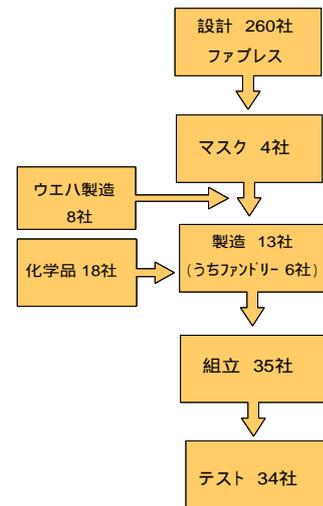
*SoC: System on a Chip(システムLSI)、*IP: Intellectual Property(半導体設計資産)

図表1 垂直統合型(IDM)と垂直分業型のビジネスモデル



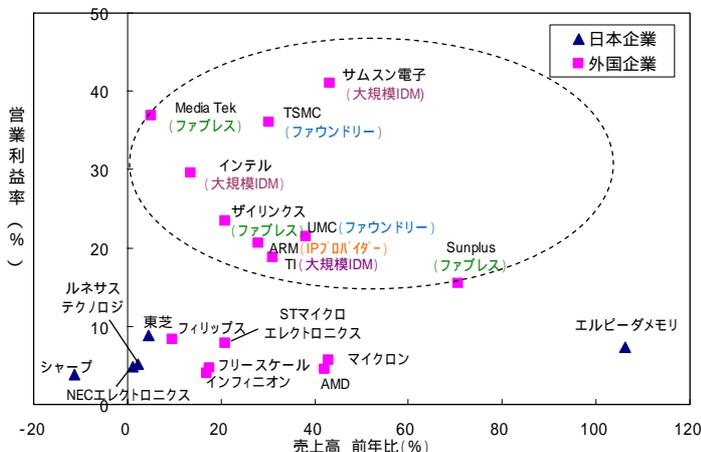
(注)IDM: Integrated Device Manufacturer
(出所)電子情報技術産業協会「ICガイドブック」、ヒアリングにより本行作成

図表2 台湾半導体の産業構造(04年)



(出所)工業技術研究院「2005半導体工業年鑑」

図表3 国内外の半導体メーカー収益力比較(04年度)



(注1)日本メーカーは3月期決算、海外メーカーはマイクロン(8月期)、インフィニオン(9月期)を除き12月決算
(注2)日本の半導体メーカーの売上高は生産額
(出所)半導体産業新聞、各社ホームページより作成

図表4-1 台湾のファンドリー売上高(04年)

会社名	売上高(億ドル)
TSMC	77
UMC	35
その他	7
合計	119

図表4-2 台湾の主要半導体メーカーの売上高(ファンドリー売上を除く、04年)

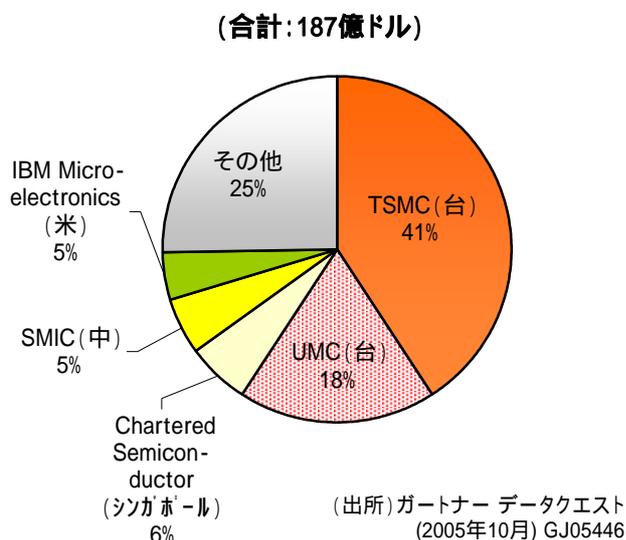
会社名	売上高(億ドル)
Nanya Technology	12
Media Tek	12
Powerchip Semiconductor	11
その他	77
合計	112

(出所)ガートナー データクエスト(2005年5月) GJ06003

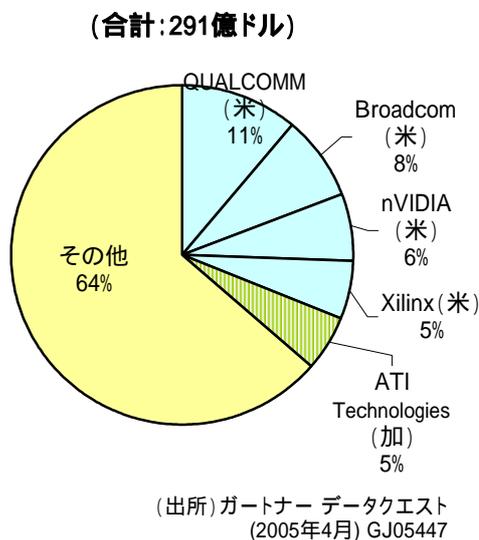
2. 世界半導体市場における台湾系メーカーのプレゼンスの高まり

- ・ ファブリーは世界の半導体製品のおよそ4分の1を製造するといわれる。世界のファブリーメーカー売上高は2001年の89億ドルから2004年は187億ドルへと倍増し、このうち台湾のTSMC、UMC2社で59%を占める(04年)。また、後工程の組立・テスト受託メーカー売上高でも上位5社中3社を台湾勢が占めるなど、垂直分業型モデルにおける台湾勢のプレゼンスは大きなものがある。
- ・ 工場を持たずに半導体の設計・開発に特化するファブレスメーカーは米国勢が圧倒的に強い分野であるが、ここにきて台湾勢が上位10社以内に複数ランクインするなど、設計力の向上が目覚ましい。台湾は、垂直分業下で製造と設計という両輪を兼ね備えた産業構造へと移行しつつある。
- ・ ただし、ファブレスなどにIPをライセンスするIPプロバイダーの分野は依然として欧米勢が席卷しており、台湾を含めたアジア勢はキャッチアップできていない。台湾でもIPの開発力強化に向けた施策が推進中。

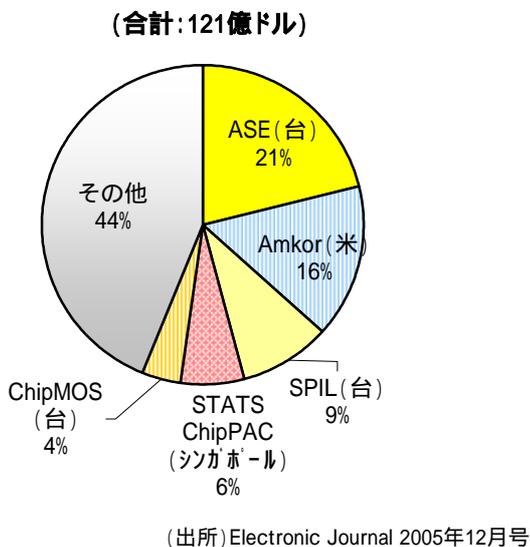
図表5 世界のファブリーメーカー売上高シェア (04年)



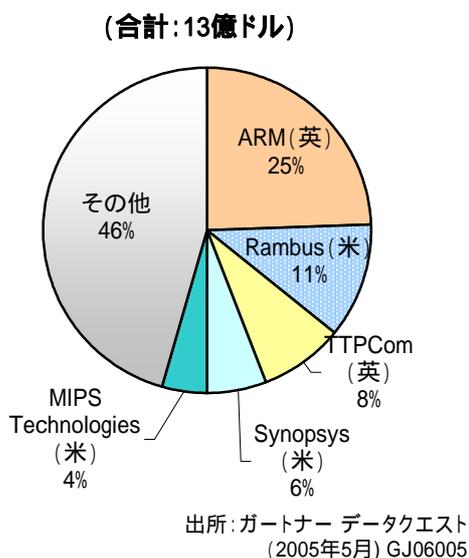
図表6 世界のファブレスメーカー売上高シェア (04年)



図表7 世界の組立受託製造メーカー売上高シェア (04年)



図表8 世界の半導体IPプロバイダー売上高シェア (04年)

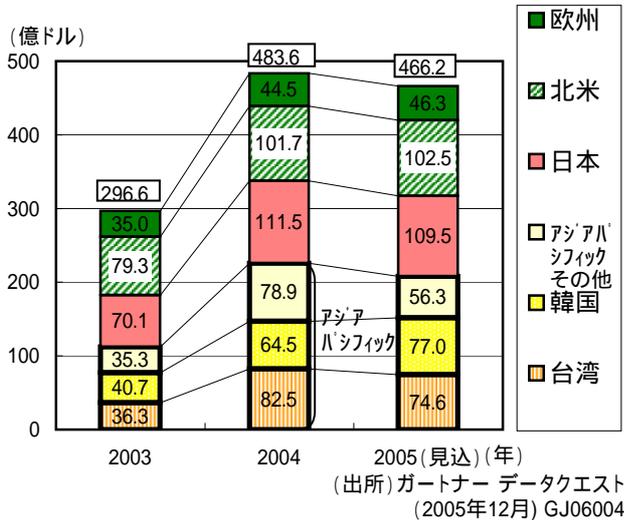




3. 受託製造メーカーからソリューションプロバイダーへと進化するファンドリー(1)

- ・ファンドリーの強みは、コスト競争力、質の高いサービス、先端技術力、幅広い製品ラインナップ、IPライブラリーの提供といった点にある。ファンドリーは受託製造専門で自社ブランド製品を持たず、社内の情報管理体制の強化を図っていることから、製造委託によるIP流出を懸念する声はさほど聞かれなくなっている。
- ・台湾半導体メーカーの設備投資額(04年)は82.5億ドルに急増し、韓国も上回る。日本と比較しても4分の3前後の水準に達する。
- ・大型投資の牽引役はTSMCとUMCによる300ミリウェハ対応のファブ建設。日本勢と比較して1ファブ当たりの規模が大きく、スケールメリットにより価格競争力を強化するとともに、90nmクラスの先端プロセスを導入して微細化対応を進め、幅広い顧客ニーズに対応する方針。
- ・ファンドリー最大手TSMCの製造原価は際立って低い。また、販売費、一般管理費、研究開発費比率を低く抑えて高い利益率を実現し、潤沢なキャッシュフローで投資負担を賄う構造となっている。
- ・ファンドリーは受託製造で早く安く作ることで成長してきたが、ナノレベルのSoCチップの需要が増大。製造には巨額の投資が必要となるが、少量多品種対応かつ短納期が求められることから、単純な受託製造モデルでは顧客ニーズへの対応と収益性の維持を両立しがたくなっている。

図表9 世界の地域別半導体メーカー設備投資額比較



図表10 台湾半導体メーカーの300mmウェハ対応ファブ稼動状況

会社名 / 工場	稼動開始年	最大生産能力 (千枚/月)	最小線幅 (nm)	備考
TSMC				
12A	2002	25	130	
Fab 14A	2004	35	90	06年第2四半期より
12B	2005	25	90	65nm生産開始予定
UMC				
Fab12A	2001	40	90	06年上期より65nm試作開始予定
Fab12i	2004	40	130	シンガポール

(出所) 工業技術研究院「2005半導体工業年鑑」、各社ホームページなどにより本行作成

図表11 台湾ファンドリーのコスト優位性(04年度)

	TSMC		UMC		NECエレクトロニクス	
	(億円)	比率	(億円)	比率	(億円)	比率
売上高	8,323	100.0%	4,181	100.0%	7,080	100.0%
売上原価	4,575	55.0%	2,988	71.5%	4,859	68.6%
粗利	3,748	45.0%	1,192	28.5%	2,221	31.4%
営業費用	885	10.6%	485	11.6%	1,889	26.7%
Sales & marketing expenses	109	1.3%	90	2.1%	810	11.4%
General & administrative expenses	371	4.5%	157	3.8%		
Research & development expenses	405	4.9%	238	5.7%	1,079	15.2%
営業損益	2,863	34.4%	706	16.9%	332	4.7%
税引前損益	2,976	35.8%	1,027	24.6%	264	3.7%
純損益	2,987	35.9%	1,030	24.6%	160	2.3%

(注1) TSMC、UMCは12月期連結決算、NECエレクトロニクスは3月期連結決算

(注2) 換算レート(2004年平均) 1TWD = 3.236円

(出所) 各社アニュアルレポート

図表12 ナノレベルSoC開発の課題

ナノレベルSoC開発の課題
(線幅0.09 μm=90nm以降)

システム設計の複雑化
タイミング、クロストークノイズ等の解決
EDAツールの有効活用による設計効率化
(EDA: Electronic Design Automation、設計自動化)
マスクコストの高騰
最適なIPの開発・調達

- ・1社のみではSoCの開発は困難
- ・自社保有のIPと世界中のIPを組み合わせて最適なチップを迅速に開発することが重要に

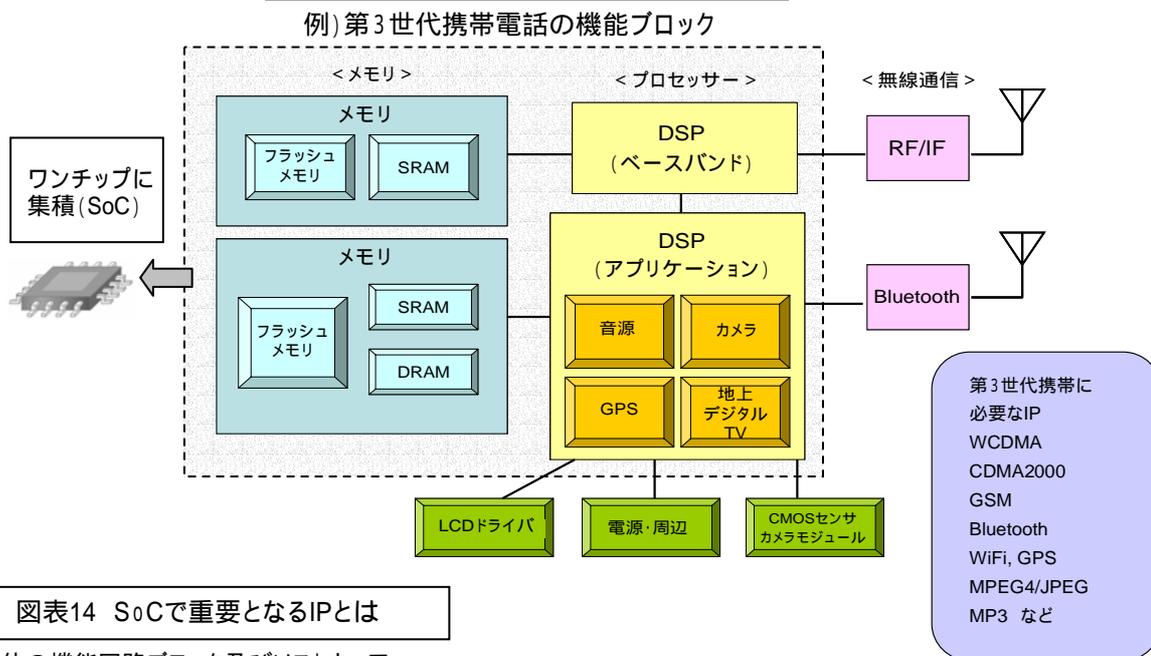
国際分業体制、相互依存関係の深化

(出所) 各種資料により本行作成

4. 受託製造メーカーからソリューションプロバイダーへと進化するファブリー(2)

- ・ SoCには機器のシステム全体が集積される。数多くのIP(半導体の機能回路ブロック及びソフトウェア)が搭載されるため、すべてのIPを最初から設計していたのでは時間とコストがかさみ、採算がとれずに顧客も離れてしまう。1社ですべてを開発することは難しく、優れたIPを世界中から調達して自社のデザインと組み合わせ、いち早く顧客にデリバリーする国際分業体制が不可欠。
- ・ 90nmクラスの先端プロセスへの移行が進み、設計の複雑性が増すにつれて、ファブレスはコアデザインの開発に集中せざるを得なくなっている。そこでTSMCやUMCは「IPライブラリー」を構築し、幅広い製品に利用されるIPや周辺回路関連のIPをファブレスに提供することにより、設計期間の短縮を支援するサービスを導入している。
- ・ ファブリーのライブラリーに入っているIPはすべて自社ラインで製造しても問題なく機能することが確認済みのため、設計が完了したチップは高い確率で正常に動作する。
- ・ このように、ファブリーは単に製造を受託するだけでなく、チップの開発段階からファブレスと密接に連携し、川上のデザイン面のサポートも手がけるようになってきている。ファブリーは世界のファブレスとの連携を一段と深めることにより、顧客へのSoCソリューション提供を目指している。
- ・ ファブリーはチップ試作支援サービスも手がけている。チップの試作段階からサポートすることで将来の量産段階での顧客囲い込みを図る狙いもある。

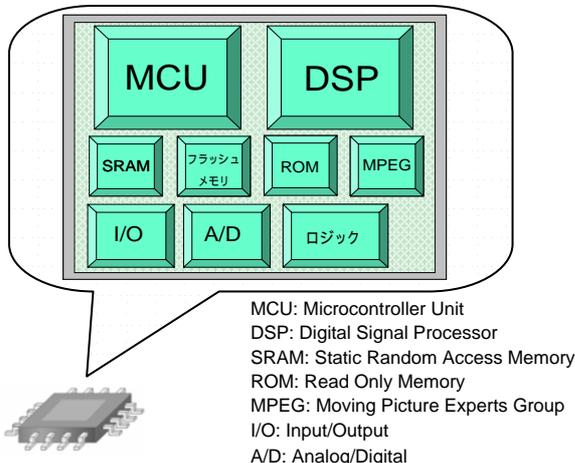
図表13 SoCチップの構成(システムLSI)



図表14 SoCで重要となるIPとは

IP: 半導体の機能回路ブロック及びソフトウェア
(CPU, DSP, マルチメディア機能部、メモリ、入出力機能部など)

(出所)ヒアリング、各種資料により本行作成



(出所)ヒアリングを基に本行作成

図表15 ファブリーによる試作支援サービス

- ・ 1枚のウェハに複数の顧客の回路を組み込み、相乗りして利用
- ・ マスクコストを共同で負担することにより、試作費用を低価格に抑制できる
- ・ 大学、研究機関、ファブレスベンチャー、半導体メーカー、セットメーカーなど幅広い顧客が利用

<具体例>
TSMC: CyberShuttle
UMC: Silicon Shuttle

(出所) 各社資料等により本行作成

5. ファンドリーとの連携で業績を伸ばす台湾のファブレスメーカー

- 台湾のファブレス企業の成長に伴い、米国に次ぐ半導体設計のアウトソース先として、台湾への注目が高まっている。
- 1990年創業のファブレスであるSunplus Technology(凌陽科技股処)は、玩具やゲーム機のオーディオ関連用マイコンに加え、90年代末より民生用の画像処理ICを中心に急速に業績を伸ばしている。
- 同社の民生用ICはApplication Specificで、汎用品のように在庫で対応できない。そこで、過去に開発して動作確認済みのIPを再利用する「re-usable IP」のコンセプトを導入するとともに、ファンドリーと密接に連携することで「Wafer Bank戦略」を構築することにより、顧客の要望に応えている。
- 顧客の短納期志向はますます強まっており、Time to Marketが利益の源泉となっている。ファブレス独自の効率的な設計手法とファンドリーの小口生産対応技術が組み合わせられることにより、ファンドリー、ファブレス、顧客企業いずれもが利益を得られるWin-Winの関係が構築されている。

図表16 Sunplus Technology(凌陽科技)の事例

< 概要 >

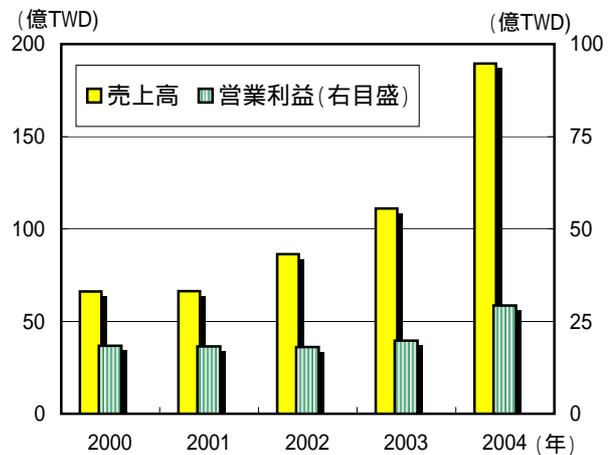
- 1990年創業のファブレス企業。
- 玩具・ゲーム機用ICの開発。低コストが重視される。
- 99年頃から画像処理用ICに進出し、業績が急拡大。
- 従業員約1,150名のうちR&D部門が75%を占める。
- 欧州のファブレスとも提携(アナログICや通信用IC等)

< 課題 >

- 当社のビジネスは極めてApplication Specific。顧客の要望に合わせて個別に(exclusive)半導体を開発するので、効率的な半導体設計戦略が非常に重要。
- 10年前の玩具用ICは1チップ当たり10K(1万)ゲート程度のシンプルなもの、1~2人のエンジニアで設計できた。しかし、現在では10M(1千万)ゲート程度まで複雑化し、50人~100人がかりとなる。

(出所)ヒアリングにより本行作成

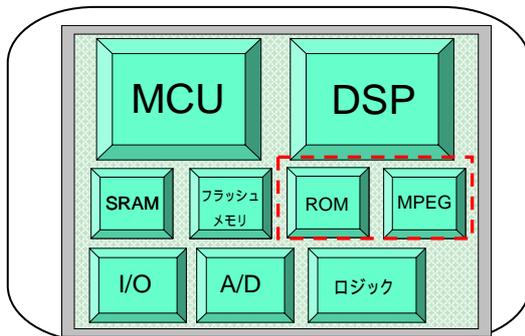
図表17 Sunplus Technology 最近5期の業績推移



(注)12月期決算
(出所)アニュアルレポート

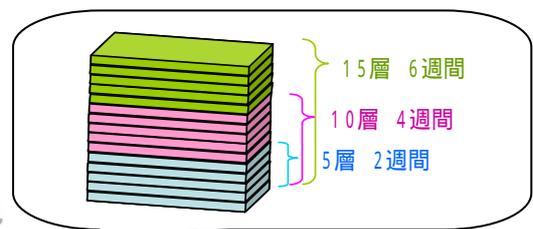
図表18 効率的な設計手法の開発

(1) 're-usable IP'コンセプトの導入



- 動作確認済みのIP(Proved IP)を再利用することにより、迅速なチップデザインを可能
- チップ上の機能ブロックを統合するにはどうしても時間がかかる。そこで、ハードウェアとIPは同じものを用いて、組み込みメモリだけ変えることにより異なる用途に使えるようにする方法を導入し、設計期間を大幅に短縮。

(2) Wafer Bank 戦略

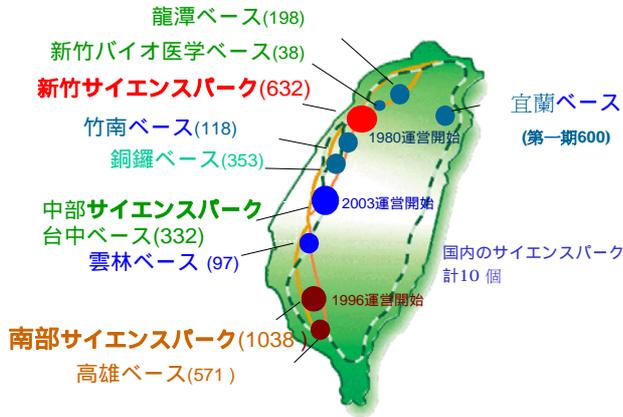


- 15層からなるチップの場合、共通化可能なハードウェアやIP(IPボディ)を例えば1~10層にまとめ、10層までのウェハを作り貯めしておく(Wafer Bank)。
- Wafer Bankからウェハを取り寄せ、顧客毎に異なる回路やソフトウェアを作り込んでカスタマイズするためのマスク工程を第10層以降で行えば、受注後2週間で納品できる。
- 当社独自の設計手法とファンドリーの小口生産対応技術を組み合わせることにより、ファンドリー、ファブレス、顧客企業すべてが利益を得られるWin-Winの関係を構築。

(出所)ヒアリングにより本行作成

6. 半導体産業の集積が進む台湾・新竹サイエンスパーク

図表19 台湾のサイエンスパーク

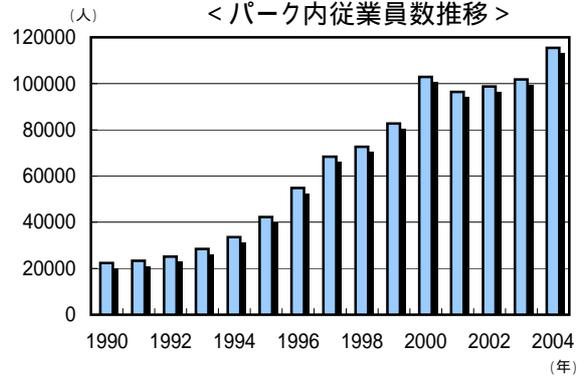


(注)カッコ内の数字は面積(ha)
(出所)科学工業園区管理局 (Science Park Administration) 資料より転載 (図表19,20)

図表20 新竹サイエンスパークの概況(04年)

	会社数	従業員数 (人)	売上高 (百万ドル)	売上高 前年比(%)
半導体	164	66,467	22,309	32
P C関連	58	14,268	4,147	3
通 信	52	7,258	1,816	10
光エレクトロニクス	61	24,932	3,927	39
精密機械	21	1,529	277	60
バイオ	28	1,023	76	39
合 計	384	115,477	32,552	27

＜パーク内従業員数推移＞



写真(左)
UMCファブ

写真(右)
TSMCファブ

図表21 イノベーション製品賞受賞企業(2004年度)

会社名	製品
MediaTek Inc.	DVDプレイヤー・レコーダーバーコード編成・読み取り/システムシートチップ
Realtek Semiconductor Corp.	全CMOS USB 2.0採用双方向無線LANチップセット(RTL8187L+RTL8255)
Sunplus Technology Co. Ltd.	4800dpi超高解析度の写真品質を持つトータルマルチ事務機データ収集SOC
Airoha Technology Corp	IEEE802.11g TRx+PA
Asia Pacific Microsystems, Inc.	apm8562/8542 Bluetoothシリーズモジュール
AU Optronics	PMVAワイド視覚技術を活用した46インチ高画質液晶テレビ向けパネル
Gallant Precision Machining	ICテストング・分類用シリコンチップ検査装置

(出所) 科学工業園区管理局

【調査部(産業調査担当) 清水 誠、宮下 由理】

お問い合わせ先 日本政策投資銀行調査部

Tel: 03-3244-1840

E-mail: report@dbj.go.jp